

项目名称: E-DMR 数字对讲机芯片  
文件编号: HR3.002.8008.--  
项目编号: HR3.002

秘密

# 硬件电路设计说明书 V3

文档版本号 3.0

编写人: 赵华

编写时间: 2009-9-17

部 门: 系统部

审核人: 陈沪东、\_\_\_\_\_

审核时间:

## 修订历史 (Revision History)

编号	修订内容描述	修订日期	修订后版本号	修订人	批准人
1	建立硬件电路设计说明书	2009-9-17	1.0	赵华	陈沪东
2	修改音频设计, 增加 FM	2009-12-3	2.0	赵华	
3	修改 AD/DA 以及电源设计, 去除 FM, 修改文档格式	2010-3-15	3.0	赵华	

# 目 录

<b>1.</b>	<b>引言.....</b>	<b>1</b>
1.1.	编写目的.....	1
1.2.	产品背景.....	1
1.3.	定义.....	1
1.4.	参考资料.....	1
<b>2.</b>	<b>硬件系统概述.....</b>	<b>3</b>
2.1.	功能需求.....	3
2.2.	总体方案.....	3
2.3.	系统接口.....	4
<b>3.</b>	<b>硬件系统详细设计.....</b>	<b>6</b>
3.1.	处理板详细设计.....	6
3.1.1.	处理板指标.....	6
3.1.2.	处理板功能模块说明.....	6
3.1.3.	关键元器件.....	11
3.2.	射频板详细设计.....	12
3.2.1.	射频板指标:.....	12
3.2.2.	射频板功能模块说明.....	12
3.2.3.	关键元器件.....	12
<b>4.</b>	<b>开发环境.....</b>	<b>13</b>
<b>5.</b>	<b>附录.....</b>	<b>14</b>

# 1. 引言

## 1.1. 编写目的

本文档是 E-DMR 开发板 V3.0 的硬件设计说明文档，它详细描述了整个硬件模块的设计原理，其主要目的是为 E-DMR 开发板的原理图设计提供依据，并作为 PCB 设计、软件驱动设计和上层应用软件设计的参考和设计指导。

## 1.2. 产品背景

无线对讲机由于具有即时通信、经济实用、成本低廉、使用方便以及无需通信费等优点，因此广泛应用于民用、紧急事件处理等方面。尤其在紧急事件处理以及没有手机网络覆盖的情况，对讲机更加显示出它的不可取代的地位。如今，模拟对讲机仍然占据绝大部分的市场，但是由于数字通信可以提供更丰富的业务种类，更好的业务质量、保密特性和连接性，以及更高的频谱效率，因此数字对讲机的研究、生产和使用是与时俱进的，符合信息化、数字化发展的必然趋势。

DMR (Digital Mobile Radio, 数字移动无线电) 协议是欧洲电信标准协会(ETSI)于 2004 年所提出的一种新型的数字集群通信协议，具有很好的发展前途。

本系统就是基于 DMR 协议的开发板，主要是满足 HR3.002 项目组的芯片代码验证，同时也能实现开发板的数字对讲和短信收发等功能。

## 1.3. 定义

HR: HongRui (宏睿)

DMR: Digital Mobile Radio (数字移动无线电)

ARM: Advanced RISC Machine (进阶精简指令集机器)

FPGA: Field Programmable Gate Array (元件可编程逻辑门阵列)

## 1.4. 参考资料

Datasheet:	XC3SD3400A	FPGA
Datasheet:	LPC2368	ARM
Datasheet:	AD9218	ADC
Datasheet:	AD9763	DAC
Datasheet:	CMX638	声码器
Datasheet:	AMBE3000	声码器
Datasheet:	XCF16P	Xilinx 配置芯片

Datasheet:	TPS54286	开关电源
Datasheet:	TPS73618	线性电源
Datasheet:	REG113NA-5	线性电源
Datasheet:	CP2102	USB 转串
Datasheet:	LEA-5S	GPS 模块
Datasheet:	DS18B20	温度传感器
Datasheet:	ADXL323	加速度传感器
Datasheet:	LM128128CBY	LCD
Datasheet:	ALC5621	Codec
Datasheet:	25LC512	EEPROM
Datasheet:	DS3904	数调电阻
Datasheet:	GT21L16S2Y	标准点阵汉字字库芯片

## 2. 硬件系统概述

### 2.1. 功能需求

#### ➤ 芯片测试功能

提供芯片 MS 功能为基础的 FPGA 资源，提供 LED 指示、测试按钮、硬件测试 IO 和拨码开关，提供配置芯片，提供软件测试 IO，提供参数和数据通道。

#### ➤ 语音通道功能

提供 CMX638 和 AMBE3000 的两套独立语言编解码方案，提供 MIC、Line IN、耳机、喇叭通道和接口，提供提示音接口。

#### ➤ 人机交互功能

提供 24 个按键的标准键盘，提供 128×128 点阵 STN 屏，提供音量、频道选择按钮，提供 GB2312 标准字库。

#### ➤ 存储功能

提供 512kbit 的 E<sup>2</sup>PROM 存储空间供本机信息的存储。

#### ➤ 信息采集功能

提供电量信息，提供信号强度指示，提供板子加速度指示，提供本机工作温度指示，提供 RTC 时钟。

#### ➤ 电源管理功能

采用 7.2V 供电，合理分布产生 5V、3.3V、1.8V、1.2V 电压。

#### ➤ 射频通道功能

射频通道符合射频指标要求，符合 TDMA 工作条件，符合芯片射频多种对接模式。

#### ➤ 辅助功能

提供振动提示，提供 GPS 接口，提供 USB 转串口接口，提供 PC 机专用设置软件。

### 2.2. 总体方案

本硬件平台是为 HR\_C5000 芯片提供一个开发平台，也为以后的数字对讲机整机方案做一个技术铺垫。本方案设计中，采用 FPGA+AD/DA+语音 Codec 构成 HR\_C5000 的原型，外围配备的电路以对讲机厂家较常采用的方案作为参照，从而保证在 HR\_C5000 经过 MPW 形成样片后，能够直接采用本开发平台的方案实现给用户的最终解决方案。

DMR 开发板的总体硬件系统构架按照功能分为以下几个部分：电源模块、信号处理模块、音频编解码模块、语音 Codec 模块、人机界面和传感器、射频模块和 GPS 模块等。其中信号处理模块使用 FPGA 实现调制解调；音频编解码模块采用 CMX638 和 AMBE3000 两个方案；语音 Codec 采用

ALC5621; 人机界面使用 ARM7 进行管理, 处理按键、旋钮、数据存储及界面的显示等; 传感器组织别电压、温度、加速度、信号强度等参数。其总体硬件架构图如图 2.1 所示:

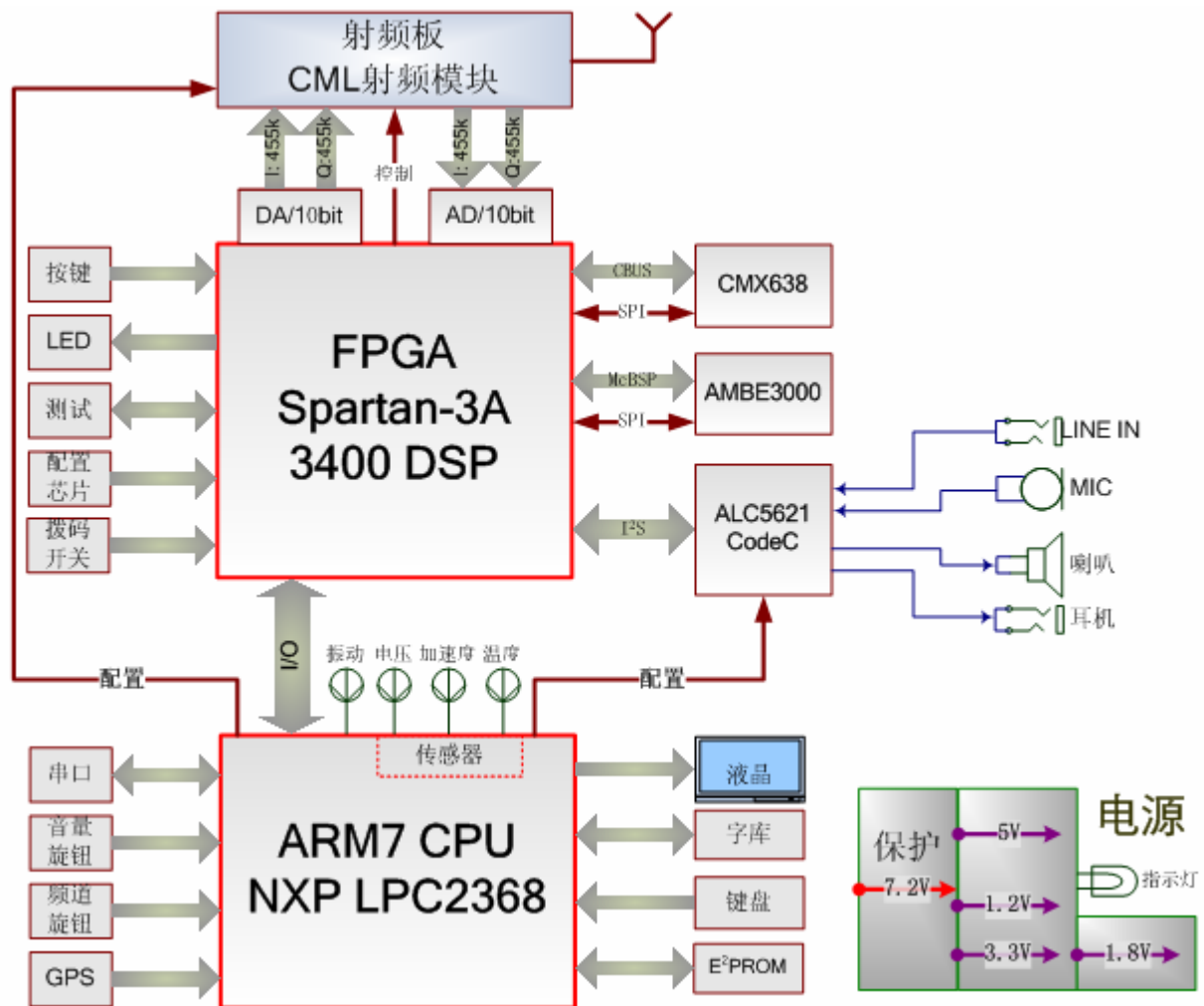


图 2.1: 总体硬件构架

### 2.3. 系统接口

系统对外接口如表 2-1 所示:

表 2-1: 系统接口

接口项目	描述	原理图位号	接口形式
音频插座	音频 Line IN 输入	J501	带常开开关 3.5mm 音频插座
音频插座	耳机输出	J502	带常开开关 3.5mm 音频插座
喇叭插座	喇叭输出	LS501	1X2, 2.54mm 间距弯插针
测试地	地插针	P102,P103,P104	1X2, 2.54mm 间距插针
振动马达	振动马达的接口	P205	1.27mm 间距, 两针弯连接座
Mini USB	连接 PC 的 Mini USB 接口	P206	Mini USB
ARM JTAG	ARM 的 JTAG 口	P201	2X10, 2.54mm 间距插针
FPGA JTAG	FPGA 的 JTAG 口	P301	1X6, 2.54mm 间距排针
FPGA TEST	FPGA 的测试接口	P302	2X12, 2.54mm 间距排针
SMA	GPS 天线的接口	S226	SMA 直插
RF	连接射频板的接口	P204	2X16, 2.54mm 间距弯排母

---

DC IN	7.2V 电源输入	P101	标准适配器母头
-------	-----------	------	---------



## 3. 硬件系统详细设计

### 3.1. 处理板详细设计

#### 3.1.1. 处理板指标

根据 E-DMR 项目的需求，处理板的指标要求如表 3-1 所示：

表 3-1：处理板指标

单板功耗	<4W
工作温度	-20~70℃
存储温度	-30~80℃
单板尺寸	100mm×160mm
发送信号信噪比	70db
信号发送功率	-15dbm
DA 速率	38.4KHz(基带)/4.9152MHz(中频)
信号接收功率	-51~-15dbm
AD 速率	38.4KHz(基带)/ 4.9152MHz(中频)
FPGA 工作时钟	9.8304 MHz
CPU 工作时钟	12MHz 晶振，48MHz 处理时钟
操作系统	μcOS II
操作界面	菜单操作
按键指标	24 个标准按钮，要求按键次数>2 万次
音量旋钮	带开关电位器，电压范围 0~3.3V
频率旋钮	16 位 Gray 码编码器开关
USB 接口	标准 Mini USB 接口，符合 USB2.0 标准
视频显示	128×128 点阵，刷新率>25Hz
音频输入	MIC 差分输入，MICBIAS=3.3V Line IN 输入
音频输出	耳机输出，P=45mW 喇叭输出，P=1W
音频压缩	RACWAL & AMBE+2 标准，码率为 3.6Kbps
电压监控要求	四格电量指示，精度指标为<0.5V
温度监控	精度<0.1℃
加速度监控	范围±3g，300mV/g，(g=9.8N/kg)

#### 3.1.2. 处理板功能模块说明

##### 3.1.2.1. 信号处理模块

根据 E-DMR 项目组代码所需要的资源，选用了 Xilinx 的 Spartan-3A 3400 DSP，型号为 XC3SD3400A，XC3SD3400A 具有 23872 个 Slices，126 个 18k 的 Block RAM，封装形式为 FG676，最多 469 个 GPIO。

配置芯片选用了 Xilinx 的 Platform Flash——XCF16P，该芯片的容量为 16Mbit，支持串行方式和并行方式，本系统当中我们选用了主串行的方式。

FPGA 与 ARM 之间的接口包括一组 SSP，一组 SPI，一组串口以及五个中断。其中 SSP 用于参数的配置和数据交换，SPI 用于语音的传输，比如开机提示音。

FPGA 与 ADC 之间的接口包括两路 10bit 数据，两个时钟信号，一个休眠信号，其中 ADC 的时钟由 FPGA 的 PLL 供给。

FPGA 与 DAC 之间的接口包括两路 10bit 数据，四个时钟信号，一个休眠信号，其中 DAC 的时钟由 FPGA 的 PLL 供给。

FPGA 与 Codec 的接口包括一组 I<sup>2</sup>S 总线，其中 I<sup>2</sup>S 总线的主时钟由 FPGA 的 PLL 供给。

FPGA 与声码器的接口包括两组，一组与 CMX638 相连，另一组与 AMBE3000 相连，其中与 CMX638 的接口包括 C-BUS、SPI 以及其他一些信号，与 AMBE3000 的接口包括 McBSP、SPI 以及其他一些信号，其中 AMBE3000 的时钟由 FPGA 的 PLL 供给。

另外从 FPGA 的 I/O 引出一组 20bit 的测试脚，8bit 的 LED 指示灯以及 8bit 拨码开关。

### 3.1.2.2. 人机界面和传感器模块

处理器采用了 NXP 公司的 LPC2368。它是基于一个支持实时仿真和嵌入式跟踪的 16/32 位 ARM7 处理器，并带有 512kB 嵌入的高速 Flash 存储器和 32kB 静态 RAM；带有 1 个 6 路 10 位的 A/D 转换器；带有 1 个 10 位的 D/A 转换器；带有多个串行接口，包括 4 个标准 UART、4 个高速 I2C 总线（400kbit/s）、SPI 和具有缓冲作用和数据长度可变功能的 SSP。

处理器的作用是系统的控制以及人机界面的实现，是操作系统的运行平台，操作系统选用嵌入式系统中较为常用的  $\mu$ OS 系统。主要功能有：液晶的显示控制，键盘的输入采集处理，温度、电量、加速度、信号强度的信号采集处理，字库及外挂 E<sup>2</sup>PROM 的控制处理，频道及音量的控制，GPS 导航模块的信号处理，FPGA 接口的实现，与 PC 机的通信以及对射频模块的控制等。

液晶采用了 Topway 公司的 LM128128C BY 液晶屏，该液晶屏是一款 128\*128 点阵，黄绿底黑字的带背光的 STN 液晶屏，外形尺寸为 35.6mm×38.5mm×2mm（宽×高×厚），点大小为 0.21mm\*0.21mm，支持黄绿色背光，背光工作电压为 3.3V，背光工作电流为 40mA。该液晶屏采用多种数据接口，本系统采用的是 3 线 SPI 接口方式。由于该液晶屏本身不带中文字库，因此本系统外挂集通公司的标准点阵汉字字库芯片 GT21L16S2Y，采用 SPI 口与 CPU 相连。该芯片是一款内含 11X12 点阵和 15X16 点阵的汉字库芯片，支持 GB2312 国标简体汉字（含有国家信标委合法授权）、ASCII 字符及 GB2312 与 Unicode 编码互转表。该字库芯片内含 GT 快捷拼音输入法码本，配合集通公司的输入法程序，实现数字小键盘 IT 产品的汉字快捷输入。

键盘采用普通的 3×8 按键阵列，共 24 个按键，其中 PTT 等三个在侧面的按键使用侧向按键。键盘的输入采集方式为中断和扫描，3 列中断，8 行 GPIO。

参数的存储主要使用外挂的 E<sup>2</sup>PROM，E<sup>2</sup>PROM 使用 Micro Chip 公司的 25LC512，容量为 512kbit，

与 ARM 的接口为 SPI。

频道旋钮使用 16 位 Gray 码编码器开关，每一位对应一个频道，音量旋钮使用带开关的电位器，开关用于开发板的电源开关，电位器对 3.3V 分压，通过 ARM 自带的 ADC 采样后，将电压值对应的音量写到 Codec 的音量控制寄存器中。

本系统的对外接口采用串口的方式，为了减小体积及增加接口的通用性，采用了 USB-UART 的桥接电路，芯片采用 Silicon 公司的 CP210x，该电路的集成度高，内置 USB2.0 全速功能控制器、USB 收发器、晶体振荡器、EEPROM 及异步串行数据总线 (UART)，支持调制解调器全功能信号，无需任何外部的 USB 器件。功能强大，采用 MLP-28 封装，尺寸仅为 5mm×5mm，占用空间非常小。

GPS 模块选用 ublox 公司的 LEA-4T GPS 模块，该模块可直接焊在 PCB 上，与系统形成整机。该模块自带 FLASH，具有卫星的秒脉冲输出，时间精度为 15ns，还具有非常好的室内检测效果。

传感器组主要包括温度、电压、加速度和信号强度传感器。温度测量采用 DS18B20 传感器，精度为 0.1℃，采用 1-wire 方式和 ARM 相连。电压测量用于监测电池的电量，采用 ARM 的 ADC 对电池测量电压，根据不同的电压值将电池电量分为四档，当电压（电量）低于某个值时报警，提示需要充电。加速度传感器采用 ADXL323，具有 ±3g 的测量范围，精度为 300mV/g。信号强度传感器用于测量射频板的信号强度，使用 ARM 的 ADC 对射频板的信号强度脚进行电压的测量，根据不同的电压值得到信号强度。

### 3.1.2.3. AD/DA 转换模块

AD/DA 的作用主要是将 FPGA 调制解调的信号发送给射频板或将射频板的信号接收并送与 FPGA 进行调制解调。

AD 转换器采用 ADI 公司的 AD9218。它是一款双核、3.3 V、10 位的 ADC，集成了两个高性能采样保持放大器和一个基准电压源。它采用多级差分流水线架构，内置输出纠错逻辑，在最高数据速率时可提供 10 位精度，并保证在整个工作温度范围内无失码。

DA 转换器采用 ADI 公司的 AD9763。它是一个双端口、高速、双通道 10 位 CMOS DAC，每款器件均集成两个高品质 TxDAC+®内核、一个基准电压源和数字接口电路，采用 48 引脚小型 LQFP 封装。它提供出色的交流和直流性能，同时支持最高 125 MSPS 的更新速率。

### 3.1.2.4. 声码器模块

#### 方案 1. CMX638:

CMX638 是一款高集成，高性能全双工语音编解码器，采用鲁棒的先进低复杂性波形插入技术，提供超低位速率下长话级音质性能，且具有 FEC(前向纠错)、SDD(软决策解码)、DTX(非连续发送检测)、VAD(语音激活检测)、CNG(舒适噪声发生)、STD 和 DTMF 信号检测功能。因此，该语音编解码器可广泛用于语音存储和回放、VoIP、数字 PMR/LMR、再生数字语音中继等领域。CMX638 的内部结构包括模拟和数字两部分，当端口 CSEL 输入低电平时，即选择使用外部语音解码器(Codec)，可通

过串行接口 SSP 与外部器件交换数据, 编码器和解码器选择片外 Codec 的数据通道, 端口 EEC 和 REC 输出分别使能和复位片外的 Codec; 当 CSEL 输入高电平时, CMX638 选用内部 CODEC 模块, 该模块包括输入 / 输出通道的可编程增益放大器(PGA), 16 位 PCMA / D 和 D / A 转换器以及通带频率为 4 kHz 的低通滤波器, 可有效实现模拟信号转换成数字信号及数字信号转换成模拟信号的过程。主机通过控制总线 C-BUS 接口配置内部寄存器, 实现不同功能; 端口 SYNC 使主机与 CMX638 同步; 语音压缩编码器将源信号压缩成低比特率的数据帧, 解码器把数据帧解压缩, 恢复源信号; 如果使用 FEC 功能, 开关则选择前向纠错编码器和解码器, 两者加入到数据的压缩和解压缩过程中; STD / DTMF 管理模块提供语音信号的特殊处理功能, 实现单音或双音检测, 提高语音压缩和解压质量。在本系统中采用外置 Codec 的方案。

### 方案 2. AMBE3000:

AMBE3000 是一款高性能的多速率语音编解码芯片, 其压缩后的数据速率在 2.0~9.6kps 范围内可调, 以适应不同信道速率的需要; 另外, 对于不同误码率的信道, AMBE3000 的语音数据/纠错数据配置也可以进行选择: 当信道误码率较高, 可适当提高纠错码的速率(降低语音数据速率); 当信道误码率不太高时, 可适当提高语音数据/纠错数据配置比, 以得到最佳的语音效果。

AMBE3000 与 Codec、MCU 有多种连接方式, 比如 SPI、McBSP、I<sup>2</sup>C、并口等, 在本系统中 Codec 方式采用 SPI 接口, Packet 方式采用 McBSP 接口。

### 3.1.2.5. 语音 Codec 模块

由于声码器是将数字语音信号进行编解码, 而声音都是模拟信号, 因此还需要将语音数字化。本系统使用 Codec 将语音数字化, Codec 选用了 Realtek 公司的 ALC5621, ALC5621 是一款带有多个输入输出端口的高集成语音 Codec, 并集成了 1W 的 A/B 类和 D 类音频功放, 采用 I<sup>2</sup>S 接口, 非常适用于移动设备。

### 3.1.2.6. 复位及时钟处理单元

FPGA 与 ARM 由专门的按键进行复位, 其余芯片通过 FPGA 或者 ARM 进行复位。其中, FPGA 还可以通过 ARM 进行复位, 具体的复位方式及衍生关系如图 3.1 所示:

根据 E-DMR 项目的需要, FPGA 时钟使用 9.8304MHz, 与其相关的芯片时钟全部由 FPGA 的 PLL 供给, ARM 和 CMX638 的时钟使用 12MHz。具体的系统时钟及衍生关系如图 3.2 所示:

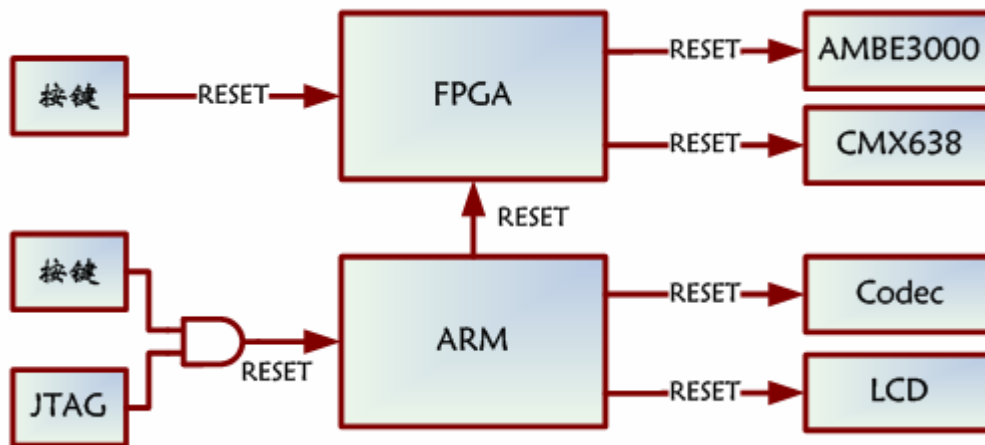


图 3.1：系统复位及衍生关系

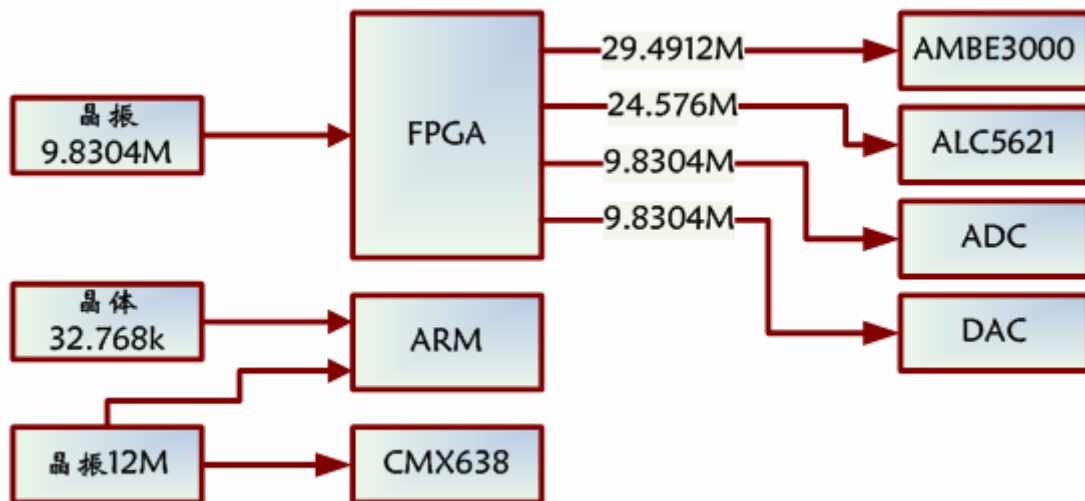


图 3.2：系统时钟及衍生关系

### 3.1.2.7. 电源模块

#### 电源保护及开关

电源保护主要从三个方面考虑：过压、过流和倒接。

过压保护采用 TVS 管串接到地，TVS 管选用 VISHAY 公司的 SMAJ7.5A TVS 管，它的标称电压为 7.5V，导通电压为 8.33V~9.21V，因为本系统用的电源电压为 7.2V，采用锂电池供电时还有一个电压的波动范围（一般充满电时可能达到 8V），因此选用这个型号还是比较合适的。

过流保护采用了最常规的保险丝方式，保险丝选用自恢复式保险丝，俗称万次保险丝。本系统选用工作电压 8V，熔断电流 2A 的保险丝。保险丝的作用主要不是防止工作电流过大，而是防止短路。

防倒接保护采用了反接二极管的方式，二极管的型号选用 1SR154-400（也可以选用参数接近的二极管）。电源正接时，二极管不导通，系统能正常工作，当电源反接时，二极管导通，电流直接经过二极管而不过系统，起到保护的作用。

电源开关采用 P-MOS 实现制输入电源的通断，使用音量开关（带开关电位器）开机或关机。开机时，MOS 管导通，所有芯片上电；关机时，CPU 去控制 P-MOS 管的关断，当所有需要的数据宣布保存以后，CPU 再让 MOS 管关断，实现安全关机。

### 电平转换

本系统的供电电压为 7.2V，需要使用的电压有 1.2V、1.8V、3.3V，5V。处理板所有芯片在最坏情况下功耗需求如表 3-2 所示：

表 3-2：最坏情况下的功耗需求

序号	器件名称	QT.	1.2V	1.8V	3.3	5V
1.	XC3SD3400	1	325mA		165mA (静态)	
2.	LPC2368	1			125mA (静态)	
3.	AD9218	1			183mA	
4.	AD9763	1			115mA	
5.	CMX638	1		60mA	11.3mA	
6.	AMBE3000	1		90mA	42mA	
7.	ALC5621	1			35mA+1300mW	
8.	25LC512	1			15mA	
9.	GT21L16S2Y	1			12mA	
10.	LEA-4T	1			70mA	
11.	XCF16P	1		10mA	18mA	
12.	DS18B20	1			1.5mA	
13.	ADXL323	1			1.8uA	
14.	DS3904	1			3mA	
15.	LM128128CMY	1			40mA	
16.	IM811T	1			20mA	
17.	振动马达	1			200mA	
18.	晶振	2			24mA	
<b>SUM</b>		19	325mA	160mA	1080mA	

备注：ALC5621 中的 1300mW 为内置音频功放的最大功率

根据前面的功耗分析，采用以下几种电平转换芯片：TPS54286、TPS73618 和 REG113NA-5。其中 TPS54286 为 DC-DC，双路输出，最大输出电流为 2A，在本系统中设置输出为 1.2V 和 3.3V，1.2V 用于 FPGA 的核供电，3.3V 用于整版供电。TPS73618 和 REG113NA-5 为 LDO，输出电压分别为 1.8V 和 5.0V，最大输出电流为 400mA，1.8V 用于 FPGA 配置芯片和两片声码器的核供电，5.0V 用于射频板的供电，其中 TPS73618 的输入电压选用 3.3V。

### 上电顺序需求

由于 AMBE300 的核电压 1.8V 和接口电压 3.3V 有上电顺序要求，故电源设计的时候 3.3V 的启动要早于 1.8V，否则音频的编解码可能会出错。

### 3.1.3. 关键元器件

表 3-3：关键器件清单

序号	器件名称	描述	封装	数量	单价	总价
1	TPS54286	电平转换	TSSOP14	1		
2	TPS73618	电平转换	SOT23-5	1		

3	REG113NA-5	电平转换	SOT23-5	1		
4	LPC2368	ARM7 CPU	LQFP100	1		
5	25LC512	串行 E <sup>2</sup> PROM	SO-8	1		
6	GT21L16S2Y	字库芯片	SO-8	1		
7	LM128128CBY	液晶屏		1		
8	CP2102	USB 转 UART	QFN28	1		
9	LEA-4T	GPS 模块		1		
10	DS18B20	温度传感器	To-92	1		
11	DS3904	数字变阻器	UMAX-8	1		
12	ADXL323	加速度传感器	CP-16	1		
13	CMX638	音频编解码	LQFP48	1		
14	ALC5621	语音 Codec	QFN-32	1		
15	AMBE3000	音频编解码	TQFP-128	1		
16	AD9218	ADC	ST-48	1		
17	AD9763	DAC	ST-48	1		
18	XC3SD3400A	FPGA	FG676	1		
19	XCF16P	FPGA 配置芯片	VO48	1		

## 3.2. 射频板详细设计

### 3.2.1. 射频板指标:

### 3.2.2. 射频板功能模块说明

### 3.2.3. 关键元器件

## 4. 开发环境

TBD



## 5. 附录

TBD